

## Série de TD N° 5

**Table des vecteurs d'interruption**

10 H	00000
20 H	00001
11 H	00002
14 H	00003
55 H	00004
62 H	00005
85 H	00006
45 H	00007
75 H	00008
45 H	00009
45 H	0000A
47 H	0000B
86 H	0000C
74 H	0000D
62 H	0000E
25 H	0000F
98 H	00010
45 H	00011
14 H	00012
72 H	00013

**Exercice 01:**

Déterminer l'adresse physique du service de sous-programme d'interruption, sachant que le périphérique demandeur d'interruption porte l'adresse 3.

**Exercice 02:**

Répondre par (**vrai**) ou (**faux**) aux affirmations suivantes :

1. La table de vecteur d'interruption a une adresse fixe, elle débute à l'adresse 00000H.
2. Le nombre d'interruption autorisé par les périphériques est égal à 1024.
3. L'interruption NMI peut être masquée (ignorée).
4. Le microprocesseur doit répondre obligatoirement au signal **INTR** généré par les périphériques.
5. Les périphériques ont tous le même ordre de priorité.
6. L'interruption NMI peut être produite par le signal NMI seulement.

**Exercice 03:**

1. Quel signal utilise le microprocesseur pour autoriser un périphérique demandeur d'interruption.
2. Que fait le microprocesseur pour interdire les interruptions masquables.
3. Quelle instruction est utilisée pour annoncer la fin de sous-programme d'interruption.
4. Que doit faire le programme utilisateur avant de répondre au sous-programme d'interruption.

**Exercice 04:**

Avant de commencer le traitement de sous-programme d'interruption on doit sauvegarder le contexte, c'est-à-dire empiler les registres généraux ainsi que le registre d'état dans la pile. Une fois le sous-programme d'interruption est terminé on doit restituer le contexte.

1. Compléter les instructions du champ 'restitution du contexte' du sous-programme ci-dessous.

**N.B. :** **PUSHF** : Empile le registre d'état dans la pile, **POPF** : Dépile vers le registre d'état  
**CLI** : clear interrupt flag, **STI** : set interrupt enable flag.

**Sous\_prog\_int**

